

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **07-199855**(43)Date of publication of application : **04.08.1995**

(51)Int.Cl.

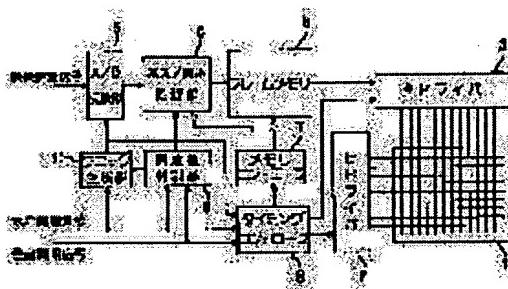
G09G 3/20(21)Application number : **05-335330**(71)Applicant : **MITSUBISHI ELECTRIC CORP**(22)Date of filing : **28.12.1993**(72)Inventor : **SAITO YUSAKU**

(54) DOT MATRIX TYPE DISPLAY DEVICE

(57)Abstract:

PURPOSE: To correctly enable the displaying of a picture even though video signals having different kinds of resolutions and synchronizing frequencies are inputted by reducing the resolution of vertical direction of the video signal while allowing the resolution to coincide with the display resolution of the vertical direction of a display panel.

CONSTITUTION: In a display device displaying an image on a dot matrix type display panel 1 by synchronizing with a vertical synchronizing signal and a horizontal synchronizing signal in the video signal, a frequency discriminating part 9 measures the time of a video luminance signal times of the supplied horizontal synchronizing signal and the supplied vertical synchronizing signal fed with a video luminance signal to discriminate frequencies of respective synchronizing signals. Then, a magnification/ reduction processing part 10 inputs discrimination results of the frequency discriminating part 9 and stores the video luminance signal converted into a digital signal by an A/D converting part 5 in a display line unit and performs an magnifying/reducing processing for allowing the resolution of the vertical direction of the inputted video signal to coincide with the display resolution of the vertical direction of the dot matrix type display panel 1 by executing arithmetic processes in between forward and backward display lines.



LEGAL STATUS

[Date of request for examination] **05.06.1998**

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] **3142705**

[Date of registration] **22.12.2000**

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

特開平7-199855

(43)公開日 平成7年(1995)8月4日

(51)Int.Cl.⁶

G 0 9 G 3/20

識別記号 庁内整理番号

V 9378-5G

F I

技術表示箇所

U 9378-5G

審査請求 未請求 請求項の数7 OL (全11頁)

(21)出願番号 特願平5-335330

(22)出願日 平成5年(1993)12月28日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 斎藤 雄作

長崎市丸尾町6番14号 三菱電機株式会社

長崎製作所内

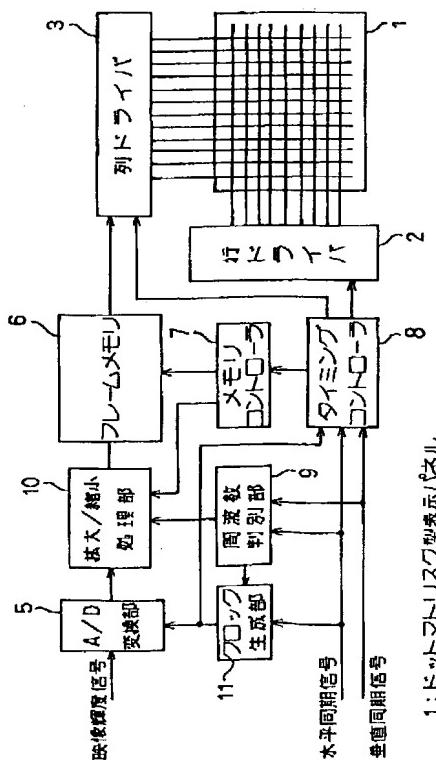
(74)代理人 弁理士 田澤 博昭 (外1名)

(54)【発明の名称】 ドットマトリクス型表示装置

(57)【要約】

【目的】 種々の異なった解像度および同期周波数の映像信号を入力しても、表示解像度の固定されたドットマトリクス型表示パネルに正しく映像を表示することができるドットマトリクス型表示装置を得る。

【構成】 映像輝度信号に伴って入力される水平同期信号と垂直同期信号とを計時し、各同期信号の周波数をそれぞれ判別する周波数判別部と、この周波数判別部による判別結果が入力され、デジタル化された映像輝度信号を表示ライン単位で記憶して前後の表示ラインとの間で演算処理を行い、入力された映像信号の垂直方向の解像度をドットマトリクス型表示パネルの垂直方向の表示解像度に一致させる拡大／縮小処理部を設けた。



1:ドットマトリクス型表示パネル

【特許請求の範囲】

【請求項1】 映像信号中の垂直同期信号および水平同期信号に同期してドットマトリクス型表示パネルに画像の表示を行うドットマトリクス型表示装置において、前記映像信号の垂直方向の解像度を前記ドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて縮小する垂直方向縮小処理部を設けたことを特徴とするドットマトリクス型表示装置。

【請求項2】 映像信号中の垂直同期信号および水平同期信号に同期してドットマトリクス型表示パネルに画像の表示を行うドットマトリクス型表示装置において、前記映像信号の垂直方向の解像度を前記ドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて拡大する垂直方向拡大処理部を設けたことを特徴とするドットマトリクス型表示装置。

【請求項3】 映像信号中の垂直同期信号および水平同期信号に同期してドットマトリクス型表示パネルに画像の表示を行うドットマトリクス型表示装置において、前記映像信号中の水平同期信号同期して、前記映像信号中の映像輝度信号を前記ドットマトリクス型表示パネルの水平方向の表示解像度に合わせてサンプリングするためのクロック信号を生成するクロック生成部を設けたことを特徴とするドットマトリクス型表示装置。

【請求項4】 映像信号中の水平同期信号および垂直同期信号の周波数をそれぞれ判別する周波数判別部と、前記水平同期信号の周波数を整数倍した周波数を有するクロック信号を、前記水平同期信号に同期して生成するクロック生成部と、前記クロック信号を用いて前記映像信号中の映像輝度信号をアナログ信号からデジタル信号に変換するアナログ・デジタル変換部と、前記周波数判別部の判別結果が入力され、デジタル信号に変換された前記映像輝度信号の前後の表示ラインとの間で演算処理することによって、入力された前記映像信号の垂直方向の解像度をドットマトリクス型表示パネルの垂直方向の表示解像度に一致させる拡大／縮小処理を行う拡大／縮小処理部とを備えたドットマトリクス型表示装置。

【請求項5】 前記クロック生成部を、その分周器の分周率が外部から入力される信号によって設定される位相ロックループ回路で形成し、前記分周率の設定情報をサンプリング数の設定情報として前記ドットマトリクス型表示パネルにオンスクリーン表示することを特徴とする請求項4に記載のドットマトリクス型表示装置。

【請求項6】 前記周波数判別部としてマイクロコンピュータを用いるとともに、前記クロック生成部に、それに入力される前記水平同期信号の位相を連続的に変化させる機能を持たせ、前記水平同期信号の位相設定を前記マイクロコンピュータにて行うことを特徴とする請求項4に記載のドットマトリクス型表示装置。

【請求項7】 前記クロック生成部に、それに入力される前記水平同期信号の位相を連続的に変化させる機

能、および当該水平同期信号の位相を外部から入力される信号によって設定する機能を持たせ、前記水平同期信号の位相の設定情報を前記クロック信号の位相の設定情報として前記ドットマトリクス型表示パネルにオンスクリーン表示することを特徴とする請求項4に記載のドットマトリクス型表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、プラズマディスプレイ、液晶ディスプレイ、エレクトロルミネッセンスディスプレイ等で代表されるドットマトリクス型表示装置に関するものであり、特にその信号処理に関するものである。

【0002】

【従来の技術】 図9は従来のドットマトリクス型表示装置を示すブロック図である。図において、1は图形やキャラクタなどの映像が表示されるドットマトリクス型表示パネルであり、2はこのドットマトリクス型表示パネル1の行電極を駆動する行ドライバ、3は同じく列電極を駆動する列ドライバである。4は水平同期信号よりクロック信号を生成するクロック生成部であり、5は入力されたアナログ信号による映像輝度信号をこのクロック生成部4からのクロック信号を用いてサンプリングし、デジタル化するアナログ・デジタル変換部（以下、A/D変換部という）である。6はこのA/D変換部5にてデジタル化された1フレーム分の映像輝度信号を格納するフレームメモリであり、7はこのフレームメモリ6の書き込み／読み出しを制御するメモリコントローラである。8は水平同期信号、垂直同期信号およびクロック生成部4の生成したクロック信号に基づいて、行ドライバ2、列ドライバ3およびメモリコントローラ7の動作タイミングを制御するタイミングコントローラである。

【0003】 次に動作について説明する。このように構成されたドットマトリクス型表示装置は、水平および垂直方向に画素数が固定された構造を有するため、ブラウン管型の表示装置とは違い、2次元平面上でサンプリングされた映像信号によって駆動する必要がある。ここで、この映像信号は通常、垂直同期信号、水平同期信号および映像輝度信号によって構成されており、この3つの信号が個別な信号、あるいは図10に示すような複合された信号となっている。この図10においては垂直同期信号をV、水平同期信号をH、映像輝度信号をY₁、Y₂、Y₃、……でそれぞれ示している。なお、映像信号がこのような構成を持っているのは、ブラウン管型表示装置に表示することを前提としているからであり、ドットマトリクス型表示装置に適用する場合には適当な処理を施す必要がある。

【0004】 即ち、映像輝度信号は垂直方向については既にサンプリングされた状態にある。水平同期信号がそ

の区切りを示しており、図11に示すように、ドットマトリクス型表示パネル1の垂直方向に配列されている行電極のそれぞれに、1本当たり1水平同期分の映像輝度信号Y₁, Y₂, Y₃, ······を割り当てればよい。しかしながら、水平方向については映像輝度信号が連続したアナログ信号であるため、映像輝度信号のサンプリング（標本化）および量子化を行う必要がある。従って、図11に示すように、1水平同期期間内の有効映像輝度信号をドットマトリクス型表示パネル1が持っている水平方向の表示解像度（列電極の数=列画素数）に応じたクロック信号を用い、例えばその立ち上がりにおいて標本化し、その標本値を量子化する。

【0005】図9に示したドットマトリクス型表示装置においては、アナログにて入力された映像輝度信号がA/D変換部5に入力されてサンプリングされ、デジタルの映像輝度信号に変換されてフレームメモリ6に格納される。なお、このフレームメモリ6は階調表示を行うために備えられている。ここで、このA/D変換部5で使用されるサンプリング用のクロック信号はクロック生成部4によって、その周波数がドットマトリクス型表示パネル1の水平方向の表示解像度に応じて固定された水平同期信号の周波数の整数倍となるように、当該水平同期信号に同期して生成される。

【0006】タイミングコントローラ8はこのクロック生成部4で生成されたクロック信号と、入力された垂直同期信号および水平同期信号に基づいて種々のタイミング信号を生成し、それをメモリコントローラ7、行ドライバ2、列ドライバ3に供給してそれらの動作タイミングを制御する。メモリコントローラ7はこのタイミングコントローラ8からのタイミング信号に基づいてフレームメモリ6で使用する書き込み、読み出しのための制御信号を生成し、それをフレームメモリ6に送ってデジタル化された映像輝度信号の書き込み、読み出しを行う。このフレームメモリ6より読み出されたデジタルの映像輝度信号は列ドライバ3に送られ、表示のための点灯制御信号としてドットマトリクス型表示パネル1の列電極に供給され、行ドライバ2によって選択された行電極との交点部の画素を所定の輝度で発光させる。

【0007】なお、このような従来のドットマトリクス型表示装置に関連した技術が記載された文献としては、例えば特開平3-136094号公報、特開昭59-133589号公報などがある。

【0008】

【発明が解決しようとする課題】従来のドットマトリクス型表示装置は以上のように構成されているので、映像信号が有する解像度に応じた表示解像度を持つドットマトリクス型表示パネル1を必要とし、また、それぞれのドットマトリクス型表示装置で個々に定められた映像信号以外の映像信号を入力した場合、同期が取れなくなつて映像が正しく表示できないなどの問題点があった。

【0009】この発明は上記のような問題点を解消するためになされたもので、種々の異なった解像度および同期周波数の映像信号を入力しても、正しく映像の表示が行えるドットマトリクス型表示装置を得ることを目的とする。

【0010】

【課題を解決するための手段】請求項1に記載の発明に係るドットマトリクス型表示装置は、ドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて映像信号の垂直方向の解像度を縮小する垂直方向縮小処理部を設けたものである。

【0011】また、請求項2に記載の発明に係るドットマトリクス型表示装置は、ドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて映像信号の垂直方向の解像度を拡大する垂直方向拡大処理部を設けたものである。

【0012】また、請求項3に記載の発明に係るドットマトリクス型表示装置は、映像信号中の映像輝度信号をドットマトリクス型表示パネルの水平方向の表示解像度に合わせてサンプリングするためのクロック信号を、水平同期信号に同期させて生成するクロック生成部を設けたものである。

【0013】また、請求項4に記載の発明に係るドットマトリクス型表示装置は、水平同期信号および垂直同期信号の周波数をそれぞれ判別する周波数判別部と、この周波数判別部の判別結果が入力され、デジタル化された映像輝度信号の前後の表示ラインとの間で演算処理を行って、入力された映像信号の垂直方向の解像度をドットマトリクス型表示パネルの垂直方向の表示解像度に一致させる拡大／縮小処理部を設けたものである。

【0014】また、請求項5に記載の発明に係るドットマトリクス型表示装置は、クロック生成部を位相ロックループ回路で形成してその分周器の分周率を外部からの入力信号にて設定し、当該分周率の設定情報をサンプリング数の設定情報としてオンスクリーン表示するものである。

【0015】また、請求項6に記載の発明に係るドットマトリクス型表示装置は、入力される水平同期信号の位相を連続的に変化させる機能をクロック生成部に持たせ、水平同期信号の位相設定を周波数判別部となるマイクロコンピュータにて行うものである。

【0016】また、請求項7に記載の発明に係るドットマトリクス型表示装置は、入力される水平同期信号の位相を連続的に変化させる機能と、その水平同期信号の位相を外部からの入力信号で設定する機能をクロック生成部に持たせ、この水平同期信号の位相の設定情報をクロック信号の位相設定情報としてオンスクリーン表示するものである。

【0017】

【作用】請求項1に記載の発明における垂直方向縮小処

理部は、映像信号の垂直方向の解像度をドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて縮小することにより、垂直方向の解像度がドットマトリクス型表示パネルのそれよりも高い映像信号についても正しく表示することができるドットマトリクス型表示装置を実現する。

【0018】また、請求項2に記載の発明における垂直方向拡大処理部は、映像信号の垂直方向の解像度をドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて拡大することにより、垂直方向の解像度がドットマトリクス型表示パネルのそれよりも低い映像信号についても正しく表示することができるドットマトリクス型表示装置を実現する。

【0019】また、請求項3に記載の発明におけるクロック生成部は、水平同期信号に同期させたクロック信号を発生し、ドットマトリクス型表示パネルの水平方向の表示解像度に合わせて映像輝度信号のサンプリングを行わせることにより、種々な映像信号に対して映像の水平方向を正しく表示できるドットマトリクス型表示装置を実現する。

【0020】また、請求項4に記載の発明における拡大／縮小処理部は、水平同期信号および垂直同期信号の周波数をそれぞれ判別する周波数判別部の判別結果を入力し、デジタル化された映像輝度信号の前後の表示ライン間で演算処理を行い、入力された映像信号をドットマトリクス型表示パネルの垂直方向の解像度に一致させることにより、種々の異なる解像度および同期周波数の映像信号が入力された場合でも、正しく映像表示ができるドットマトリクス型表示装置を実現する。

【0021】また、請求項5に記載の発明におけるクロック生成部は、位相ロックループ回路によって形成され、その分周器の分周率が外部からの入力信号によって設定されて、その分周率の設定情報をサンプリング数の設定情報としてオンスクリーン表示する。

【0022】また、請求項6に記載の発明における周波数判別部は、マイクロコンピュータによって形成され、入力される水平同期信号の位相を連続的に変化させる機能を備えたクロック生成部の水平同期信号の位相を設定する。

【0023】また、請求項7に記載の発明におけるクロック生成部は、入力される水平同期信号の位相を連続的に変化させる機能を有して、外部からの入力信号でその水平同期信号の位相が設定され、その水平同期信号の位相の設定情報をクロック信号の位相の設定情報としてオンスクリーン表示する。

【0024】

【実施例】

実施例1. 以下、この発明の実施例1を図について説明する。図1はこの発明の一実施例を示すブロック図で、図において、1はドットマトリクス型表示パネル、2は

行ドライバ、3は列ドライバ、5はA/D変換部、6フレームメモリ、7はメモリコントローラ、8はタイミングコントローラであり、図9に同一符号を付した従来のそれらと同一、もしくは相当部分であるため詳細な説明は省略する。9は映像輝度信号とともに供給される水平同期信号および垂直同期信号の計時を行い、各同期信号の周波数をそれぞれ判別する周波数判別部である。10はこの周波数判別部9の判別結果が入力され、A/D変換部5にてデジタル信号に変換された映像輝度信号を、表示ライン単位で記憶して前後の表示ラインとの間で演算処理することにより、入力された映像信号の垂直方向の解像度をドットマトリクス型表示パネル1の垂直方向の表示解像度に一致させるための拡大／縮小処理を行う拡大／縮小処理部である。11は図9に符号4をして示したものに相当するクロック生成部であるが、それを構成している位相ロックループ（以下、PLLという）回路が複数の電圧制御発振器（以下、VCOという）を持ち、それらを周波数判別部9の判別結果によって切り換えて使用している点でそれとは異なっている。

【0025】また、図2は前記周波数判別部9の構成例を示すブロック図であり、図において、21は垂直同期信号でリセットされて水平同期信号を計数する水平同期カウンタ、22はこの水平同期カウンタ21の計数値をラッチするラッチ回路、23はこのラッチ回路でラッチされた値を垂直同期信号期間内の水平同期信号の数の設定値と比較し、判別結果の1つとしての垂直方向選択信号を生成する比較器、24はその垂直同期信号期間内の水平同期信号の数の設定値を保持するプリセット回路であり、25は水平同期信号でリセットされて計数用基準クロックを計数するクロックカウンタ、26はこのクロックカウンタ25の計数値をラッチするラッチ回路、27はこのラッチ回路でラッチされた値を水平同期信号期間内の計数用基準クロック数の設定値と比較し、判別結果の1つとしての水平方向選択信号を生成する比較器、28はその水平同期信号期間内のクロック信号の数の設定値を保持するプリセット回路である。

【0026】図3は前記拡大／縮小処理部10の構成例を示すブロック図であり、図において、30は映像信号の垂直方向の縮小処理を行う垂直方向縮小処理部、40は映像信号の垂直方向の拡大処理を行う垂直方向拡大処理部である。この垂直方向縮小処理部30において、31はA/D変換部5でデジタル信号に変換された1ライン分の映像輝度信号を保持するラインメモリ、32はこのラインメモリ31に保持された映像輝度信号と新たに入力された映像輝度信号とを加算する加算器、33はこの加算器32の出力値を2で除算する1/2割算器、34は周波数判別部9からの垂直方向選択信号と水平同期信号との論理値に従って、入力された映像輝度信号、1/2割算器33の出力信号、および信号なしの3つの中より1つを選択するデータセレクタである。ま

た、垂直方向拡大処理部40において、41および42はA/D変換部5でデジタル信号に変換された映像輝度信号を1ライン分保持するラインメモリ、43は水平同期信号に従って動作し、映像輝度信号を保持させるラインメモリ41、42の選択を行うデータセレクタ、44は水平同期信号に従ってデータセレクタ43とは逆に動作して、保持されている映像輝度信号を取り出すラインメモリ41、42の選択を行うデータセレクタである。50は周波数判別部9からの垂直方向選択信号に従って、垂直方向縮小処理部30と垂直方向拡大処理部40の出力信号の一方を選択するデータセレクタである。

【0027】さらに、図4はクロック生成部11の構成例を示すブロック図であり、図において、61、62は入力電圧によってその発振周波数が制御され、互いに適用される周波数範囲が異なったVCO、63はこのVCO61、62の発振出力の一方を周波数判別部9からの水平方向選択信号に従って選択し、それをクロック信号として出力するセレクタ、64はそのクロック信号を所定の分周率N(Nは1以上の整数)で1/N分周する分周器、65はこの分周率Nがプリセットされるプリセット回路、66は分周器64の出力と入力された水平同期信号の位相を比較する位相比較器、67はこの位相比較器66の出力よりVCO61、62の制御電圧を生成するローパスフィルタ(以下、LPFという)である。

【0028】次に動作について説明する。周波数判別部9では、映像輝度信号とともに供給される水平同期信号と垂直同期信号が入力されると、水平同期カウンタ21はその水平同期信号によってカウントアップされ、垂直同期信号によってリセットされて、ラッチ回路22はこの水平同期カウンタ21の計数値を垂直同期信号に同期して保持する。従って、このラッチ回路22には垂直同期信号期間内の水平同期信号の数が保持されることとなる。比較器23はこのラッチ回路22に保持された値を、前もってプリセット回路24に設定しておいた垂直同期信号期間内の水平同期信号の数の設定値と比較することによって、計数された垂直同期信号期間内の水平同期信号の数と設定値との大小関係を判別し、その判別結果を垂直方向選択信号として出力する。

【0029】同様にして、クロックカウンタ25は計数用基準クロックによってカウントアップされ、水平同期信号によってリセットされて、ラッチ回路26はこのクロックカウンタ25の計数値を水平同期信号に同期して保持する。従って、このラッチ回路26には水平同期信号期間内の計数用基準クロックの数が保持されることとなる。比較器27はこのラッチ回路26に保持された値を、前もってプリセット回路28に設定しておいた水平同期信号期間内の計数用基準クロック数の設定値と比較することによって、計数された水平同期信号期間内の計数用基準クロックの数と設定値との大小関係を判別し、その判別結果を水平方向選択信号として出力する。従つ

て、プリセット回路24および28に設定しておく、垂直同期信号期間内の水平同期信号の数と水平同期信号期間内の計数用基準クロック数の設定値を種々設定することにより、あらゆる垂直同期信号および水平同期信号についてその周波数を特定することが可能となる。なお、このようにして得られた垂直方向選択信号は拡大/縮小処理部10に、また、水平方向選択信号はクロック生成部11にそれぞれ送られる。

【0030】次に、拡大/縮小処理部10の動作について説明する。この拡大/縮小処理部10では、垂直方向縮小処理部30においてA/D変換部5でデジタル信号に変換された映像輝度信号を処理して映像信号の垂直方向の縮小処理を行い、垂直方向拡大処理部40において当該映像輝度信号を処理して映像信号の垂直方向の拡大処理を行う。データセレクタ50は周波数判別部9からの垂直方向選択信号によって切り換えられ、この垂直方向縮小処理部30で縮小処理された映像輝度信号と、垂直方向拡大処理部40で拡大処理された映像輝度信号のいずれか一方を選択してフレームメモリ6に出力する。

【0031】なお、垂直方向縮小処理部30では、A/D変換部5にてデジタル信号に変換された映像輝度信号が1ライン分、ラインメモリ31に保持される。このラインメモリ31に保持された映像輝度信号は新たに入力された映像輝度信号とともに加算器32に入力されて加算され、1/2割算器33にて2で除算されて両者の平均値が算出される。データセレクタ34はA/D変換部5からの映像輝度信号が直接入力される端子A、1/2割算器33の出力が入力される端子B、および何の信号も入力されていない端子Cを有しており、水平同期信号と周波数判別部9からの垂直方向選択信号との論理値に従って、これら3つの端子中の1つを選択する。従って、このデータセレクタ34からは実時間のデジタル映像輝度信号、加算平均されたデジタル映像輝度信号、および無信号のうちのいずれかが垂直方向選択信号と水平同期信号との論理値に応じて出力される。

【0032】ここで、映像信号を垂直方向に縮小するには、映像信号を表示ライン単位で単純に間引きよく、その場合、データセレクタ34は端子Aか端子Cを選択すればよい。しかしながら、そのような単純な間引きでは表示画像の垂直方向の滑らかさを損なうことがある。この実施例では、垂直方向の映像を滑らかなものとするために端子Bに入力する前後の信号を加算平均したデジタル映像輝度信号を用いている。そのことを、映像信号を2/3に縮小する場合、即ち、垂直方向の表示解像度(行画素数)がMラインのドットマトリクス型表示パネル1に、垂直方向の解像度が1.5Mラインの映像信号を表示する場合を例に、図5を用いて説明する。

【0033】単純な間引きによる場合には、図5(a)に示すように3ラインについて1ラインが間引かれ、残

った2ラインが間をつめて表示用の映像輝度信号として用いられる。従って、間のラインの間引きが行われた部分と行われなかった部分とではサンプリング間隔が不均一となり、垂直方向の映像の滑らかさが損なわれることとなる。しかしながら、図5(b)に示すように、前後の信号を加算平均した映像輝度信号(図中に一点鎖線で表示)で実時間の映像輝度信号(図中に実線で表示)の間を補間して、それら両信号より3ラインについて2ライン(図中に×印をしたもの)を間引いてゆけば、サンプリング間隔は均一となって映像輝度情報の不連続が緩和され、垂直方向の映像の滑らかさが損なわれることがなくなる。なお、その場合データセレクタ34の切り換え信号は、垂直方向選択信号と水平同期信号のタイミングを組合せて、端子がA, C, C, B, C, C, A, C, C,と選択されるように作成する。

【0034】また、垂直方向拡大処理部40は、例えば映像信号を2倍に拡大する場合、即ち、垂直方向の表示解像度(行画素数)がMラインのドットマトリクス型表示パネル1に、垂直方向の解像度が0.5Mラインの映像信号を表示する場合に用いられる。A/D変換部5でデジタル信号に変換された映像輝度信号は、水平同期信号によって切り換えられるデータセレクタ43によって、ラインメモリ41と42に1ライン分ずつ交互に書き込まれる。一方、データセレクタ44はこのデータセレクタ43が選択しているものとは逆のラインメモリ42あるいは41を、同じく水平同期信号に従って選択する。なお、このラインメモリ42および42の読み出しは、図6に示すようにそれぞれ2度ずつ行われる。このようにして、同一の映像輝度信号を2ラインに対して供給し、表示ライン数を2倍にすることで垂直方向に2倍に拡大された表示を得ている。

【0035】一方、水平方向において入力された映像信号の全領域をドットマトリクス型表示パネル1に表示するためには、アナログ信号で入力される1ライン分の映像輝度信号を水平方向の表示解像度(列画素数)でサンプリングすればよい。このサンプリングのためのクロック信号は、当該映像輝度信号に伴って入力される水平同期信号に同期してクロック生成部11において生成される。なお、このクロック生成部11は図4に示したように一般的なPLL回路で構成されている。位相比較器66において、入力された水平同期信号と出力するクロック信号を分周器64で1/N分周して作った水平同期信号に近い周波数の信号との位相差を検出する。この位相差に基づく誤差信号はLPF67を介してVCO61および62に送られ、VCO61および62の出力するクロック信号の周波数を調整し、前記誤差信号がなくなるように自動的にフィードバック制御を行う。

【0036】ここで、多くの種類の映像信号の表示を行うためには、広い範囲の水平同期信号周波数に対してPLLの系が成立する必要がある。そのためには、広い周

波数可変範囲を持ったVCOが必要となるが、一般的には可変範囲の広いVCOは周波数の安定度が低下するので、複数のVCOを適用される周波数範囲によって切り換えて使用するのが得策である。図4の例では2つのVCO61と62を用いており、セレクタ63は周波数判別部9からの水平方向選択信号に基づいて、使用するVCOの選択を行っている。

【0037】なお、水平同期信号期間の映像輝度信号にはブランкиングと呼ばれる無信号部分があるのが一般的である。このブランкиングはブラウン管型の表示装置において帰線期間として用いられるものであり、このブランкиングのために有効な映像輝度信号部分は水平同期信号の期間より短くなる。そこで、分周器64の分周率Nの値は水平方向の表示解像度よりその分だけ大きな値とする必要で、このブランкиングの期間は映像信号の種類によって異なるものであるため、分周率の増量分も映像信号の種類に応じて変えてやる必要がある。このようにして決定された分周器64の分周率Nはプリセット回路65に設定される

【0038】このようにして、水平方向および垂直方向の表示解像度(画素数)が固定されたドットマトリクス型表示パネル1に、多種類の映像信号を表示することが可能となる。

【0039】実施例2. なお、上記実施例では、周波数判別部9として図2に示したハードウェア構成によるものを示したが、マイクロコンピュータを用いてソフトウェア的に実現するようにしてもよい。そして、このマイクロコンピュータによって、拡大/縮小処理部10における拡大/縮小の量を入力された映像信号の種類に応じて自動設定したり、クロック生成部11の位相ロックループ回路内の分周器64の分周率Nを自動設定してこれらの制御を行えば、入力される映像信号の切り換えに対して自動的に追従して、拡大/縮小などの処理を行うことが可能なドットマトリクス型表示装置が容易に実現できる。

【0040】実施例3. また、上記実施例では、クロック生成部11として入力される水平同期信号の位相調整を行っていないものを示したが、位相比較器66に入力される水平同期信号の位相をクロック信号の1周期程度の可変範囲で連続的に変化させる機能を持たせ、その水平同期信号の位相設定を周波数判別部9を形成するマイクロコンピュータを用いて行うようにしてもよい。このように位相比較器66に入力される水平同期信号の位相を変化させることにより、生成するクロック信号の位相を映像信号に対して相対的に変化させることができるとなるため、A/D変換部5におけるサンプリング位相を選択することができるようになる。このような機能は、水平方向の表示解像度と映像信号の水平方向の解像度が等しい時に有益なものとなる。

【0041】実施例4. また、上記実施例2および3で

は、クロック生成部11の分周器64の分周率Nや入力される水平同期信号の位相設定を、周波数判別部9を形成するマイクロコンピュータを用いて行う場合について説明したが、それらを外部から入力される信号によってリモートコントロールで設定するようにしてもよい。なお、その場合、分周率Nの設定情報はサンプリング数の設定情報として、また水平同期信号の位相の設定情報はクロック信号の位相の設定情報として、オンスクリーン表示機能によってそれぞれドットマトリクス型表示パネル1上に表示される。

【0042】実施例5. また、上記実施例では、垂直方向縮小処理部30において、隣接する2ラインの実時間映像輝度信号の間をそれらの加算平均による映像輝度信号で補間し、垂直方向を2/3に縮小する場合について説明したが、縮小率が3/4や4/5となる場合などにおいても、隣接した2ラインの実時間映像輝度信号の間を、さらに細かく演算した補間用映像輝度信号で補間することにより、縮小率2/3の場合と同様な垂直方向の映像の滑らかさを得ることができる。図7はその一例を示す説明図で、図中に実線で示す実時間映像輝度信号AとBの間に、次式で算出した図中に二点鎖線で示す3種類の補間用映像輝度信号a, b, cを挿入し、これらの映像輝度信号に対して、5ラインにつき4ラインの間引きを行うことによって垂直方向を4/5に縮小している。

$$\begin{aligned} a &= (3/4) A + (1/4) B \\ b &= (1/2) A + (1/2) B \\ c &= (1/4) A + (3/4) B \end{aligned}$$

【0044】なお、補間用映像輝度信号の精度を向上させるため、前記隣接した2ラインの実時間映像輝度信号のさらに外側の実時間映像輝度信号も加えて補間用映像輝度信号の演算を行う手法もある。

【0045】実施例6. また、上記実施例では、垂直方向拡大処理部40において、1ライン分の実時間映像輝度信号を倍速読み出しによって2ライン分の表示信号にあてるものを示したが、ラインメモリ41および42を垂直方向縮小処理部30と同様の構成とし、図8に示すように、実線で示す実時間映像輝度信号の間に一点鎖線で示す補間用映像輝度信号を挿入して補間し、それらを交互に読み出すことによって拡大時においても縮小時と同様な垂直方向の映像の滑らかさを得ることができる。

【0046】実施例7. また、上記実施例では、水平方向のサンプリング数が表示解像度と一致するようにクロック信号の周波数を変化させる場合について説明したが、クロック信号の周波数をアナログ信号による映像輝度信号が有する周波数の2倍以上の周波数に固定しておき、垂直方向で行った演算と同様の演算による補間処理を行うことによって、最適な位相のデジタル信号による映像輝度信号を得ることも可能である。

【0047】実施例8. また、上記実施例では、映像輝

度信号が単色である場合を示したが、光の3原色による赤(R)、緑(G)、青(B)の3成分で構成されているものであってもよく、それにより、カラーのドットマトリクス型表示パネルによるカラー表示も可能となる。

【0048】

【発明の効果】以上のように、請求項1に記載の発明によれば、ドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて映像信号の垂直方向の解像度を縮小するように構成したので、ドットマトリクス型表示パネルのそれよりも高い垂直方向の解像度をもつ映像信号についても映像を正しく表示できるドットマトリクス型表示装置が得られる効果がある。

【0049】また、請求項2に記載の発明によれば、ドットマトリクス型表示パネルの垂直方向の表示解像度に合わせて映像信号の垂直方向の解像度を拡大するように構成したので、ドットマトリクス型表示パネルのそれよりも低い垂直方向の解像度をもつ映像信号についても映像を正しく表示できるドットマトリクス型表示装置が得られる効果がある。

【0050】また、請求項3に記載の発明によれば、ドットマトリクス型表示パネルの水平方向の表示解像度に合わせて映像輝度信号のサンプリングを行うように構成したので、入力された映像信号の水平方向の全ての領域を正しく表示することができるドットマトリクス型表示装置が得られる効果がある。

【0051】また、請求項4に記載の発明によれば、映像輝度信号に伴って供給される水平同期信号および垂直同期信号の周波数を判別する機能と、映像信号を拡大および縮小する機能を連係させて、入力された映像信号の垂直方向の解像度をドットマトリクス型表示パネルの垂直方向の表示解像度に一致させるように構成したので、種々の異なった解像度および同期周波数の映像信号を入力しても、表示解像度の固定されたドットマトリクス型表示パネルに正しく映像を表示することができるドットマトリクス型表示装置が得られる効果がある。

【0052】また、請求項5に記載の発明によれば、クロック生成部の分周器の分周率を外部からの信号で設定し、当該分周率の設定情報をサンプリング数の設定情報としてオンスクリーン表示するように構成したので、PLL回路の分周率を外部よりリモートコントロールで設定することが可能となる効果がある。

【0053】また、請求項6に記載の発明によれば、入力される水平同期信号の位相を連続的に変化させることを可能とし、その水平同期信号の位相を周波数判別部となるマイクロコンピュータで設定するように構成したので、A/D変換部におけるサンプリング位相が選択可能となる効果がある。

【0054】また、請求項7に記載の発明によれば、入力される水平同期信号の位相を連続的に変化させることを可能としてその水平同期信号の位相を外部からの信号

で設定し、その位相設定情報をクロック信号の位相設定情報としてオンスクリーン表示するように構成したので、入力される水平同期信号の位相を外部よりリモートコントロールで設定することが可能となる効果がある。

【図面の簡単な説明】

【図1】この発明の実施例1によるドットマトリクス型表示装置を示すブロック図である。

【図2】上記実施例における周波数判別部の構成例を示すブロック図である。

【図3】上記実施例における拡大／縮小処理部の構成例を示すブロック図である。

【図4】上記実施例におけるクロック生成部の構成例を示すブロック図である。

【図5】上記実施例における縮小処理の概念を示す説明図である。

【図6】上記実施例における拡大処理の概念を示す説明図である。

【図7】この発明の実施例5における縮小処理の概念を

示す説明図である。

【図8】この発明の実施例6における拡大処理の概念を示す説明図である。

【図9】従来のドットマトリクス型表示装置を示すブロック図である。

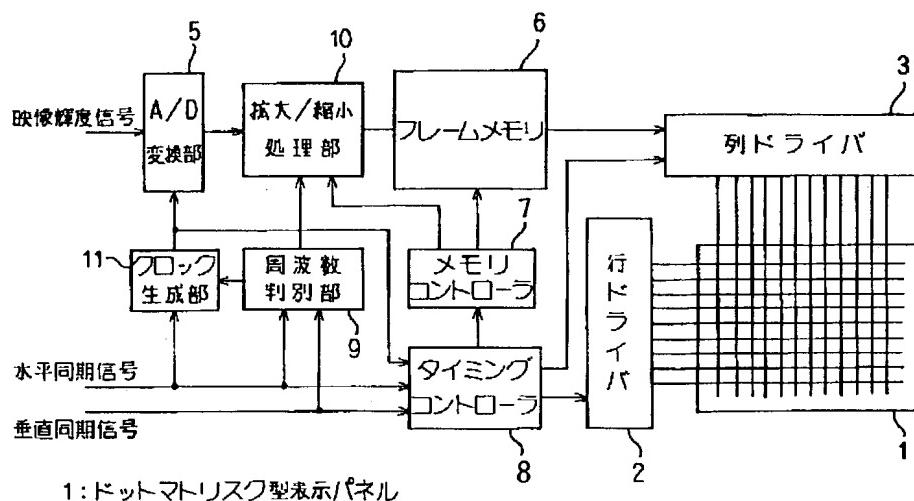
【図10】映像信号の一例を示す波形図である。

【図11】従来のドットマトリクス型表示装置における映像信号とドットマトリクス型表示パネルの関係を示す説明図である。

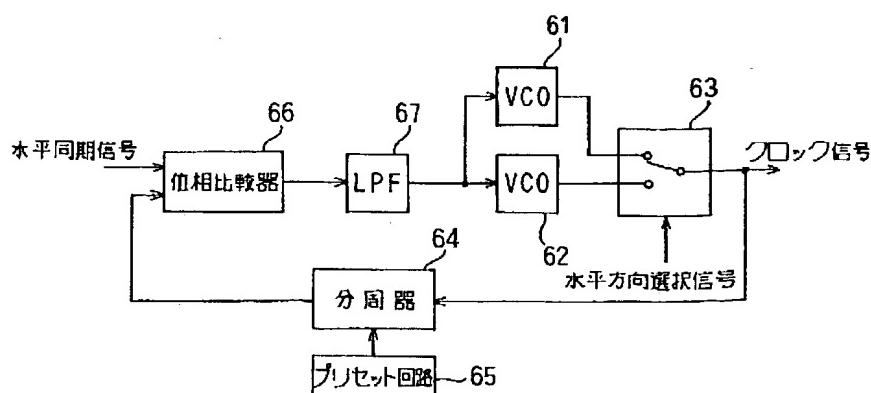
【符号の説明】

- 1 ドットマトリクス型表示パネル
- 5 A/D変換部（アナログ・ディジタル変換部）
- 9 周波数判別部
- 10 拡大／縮小処理部
- 11 クロック生成部
- 30 垂直方向縮小処理部
- 40 垂直方向拡大処理部
- 6 フレームメモリ
- 7 メモリコントローラ
- 8 タイミングコントローラ
- 2 行ドライバ
- 3 列ドライバ
- 64 分周器

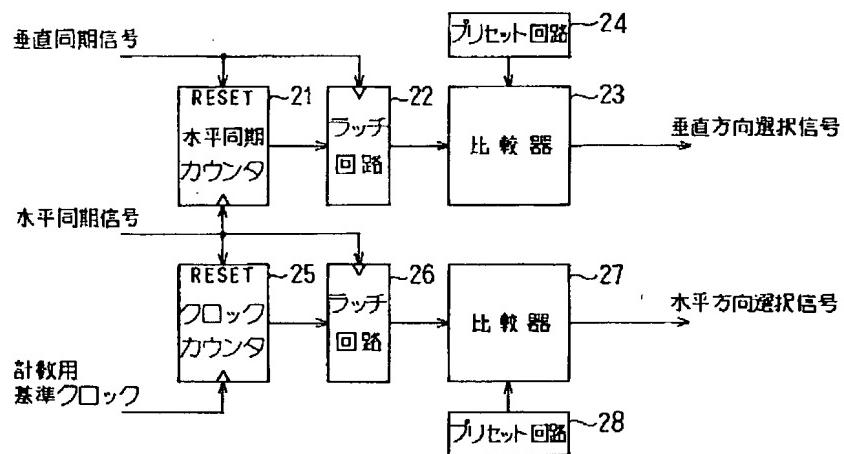
【図1】



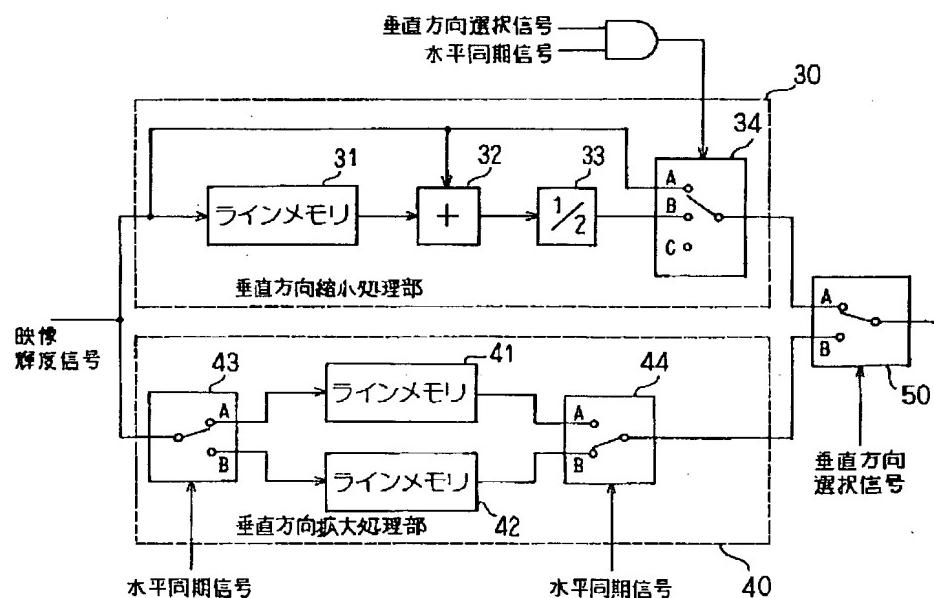
【図4】



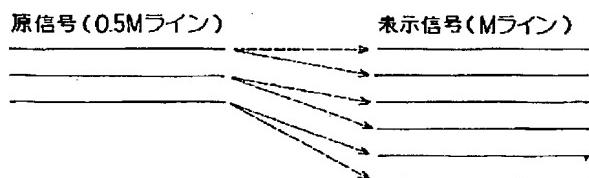
【図2】



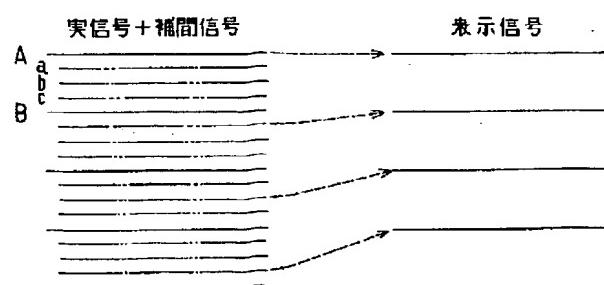
【図3】



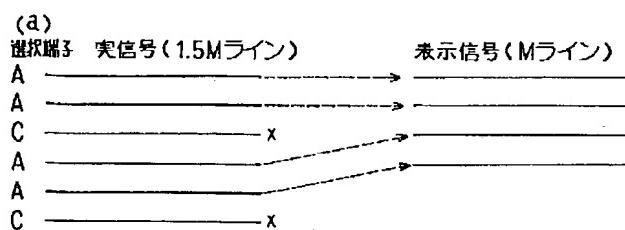
【図6】



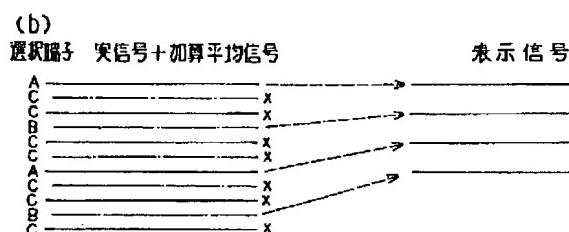
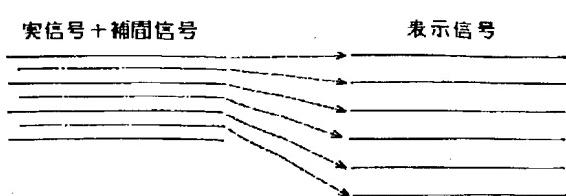
【図7】



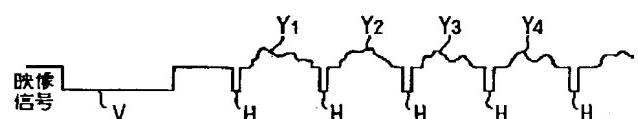
【図5】



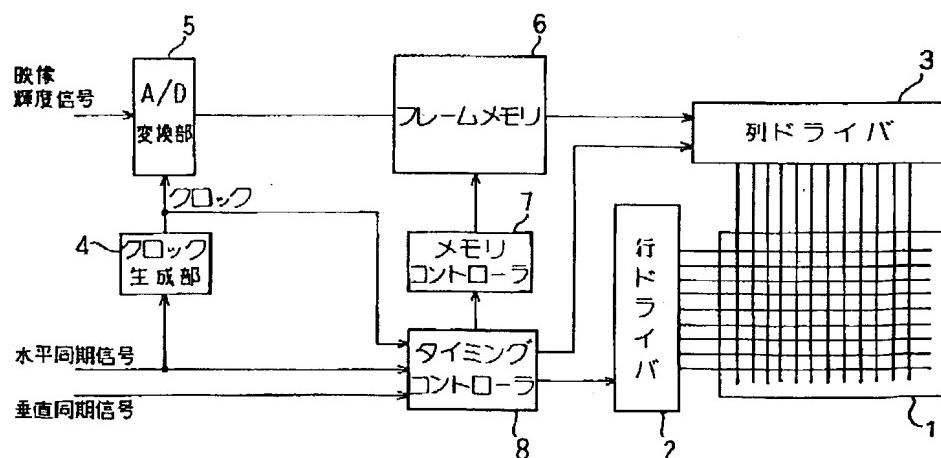
【図8】



【図10】



【図9】



【図11】

